

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-014324

(43)Date of publication of application : 23.01.1991

(51)Int.Cl.

H04B 3/06

(21)Application number : 01-151273

(71)Applicant : FUJITSU LTD

(22)Date of filing : 13.06.1989

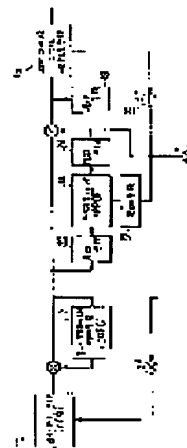
(72)Inventor : KAKO TAKASHI
ENDO KYOKO

(54) CARRIER PHASE CONTROL SYSTEM

(57)Abstract:

PURPOSE: To allow a carrier phase control system to follow up low frequency jitter, to guarantee a sufficiently high canceling function even for phase jitter and to improve S/N characteristics by shifting frequency in the operation frequency area of a filter to a high frequency area.

CONSTITUTION: A soft decision or hard decision error applied by a difference between the decision point output of a soft decision means or hard decision means 16 and a receiving signal point obtained through a delay means (delay zero in the case of hard decision) 18 is fed back to a predictive filter 14 and controlled. Namely the control system is provided with modulation means 20, 22 for modulating the prescribed frequency (fc) of a receiving point input to the filter means 14 and an input obtained by normalizing the soft decision error or hard decision error and simultaneously, a demodulation means 24 for demodulating the filter output to the original level based upon the frequency (fc) to shift the frequency operation area of the means 14 by the modulation frequency (fc). Consequently the follow-up property of the forecasting filter 14 to the low frequency jitter can be improved and the S/N characteristics can also be improved.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平3-14324

⑪ Int. Cl.⁵
H 04 B 3/08

識別記号 庁内整理番号
C 8226-5K

⑬ 公開 平成3年(1991)1月23日

審査請求 未請求 請求項の数 1 (全7頁)

⑭ 発明の名称 キャリア位相制御方式

⑮ 特 願 平1-151273

⑯ 出 願 平1(1989)6月13日

⑰ 発 明 者 加 来 尚 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
⑱ 発 明 者 遠 藤 恭 子 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
⑲ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地
⑳ 代 理 人 弁理士 井 桁 貞一 外2名

明 細 書

1. 発明の名称

キャリア位相制御方式

2. 特許請求の範囲

(1) 伝送回線の受信信号の複素平面上の信号点情報から符号間干渉成分を除去する自動等化手段(11)と;

該自動等化手段(10)の等化出力に含まれる位相エラー及び周波数オフセット成分を除去するキャリア自動位相制御手段(12)と;

該キャリア自動位相制御手段(12)の出力に含まれる位相ジッタ成分を除去する予測フィルタ手段(14)と;

該予測フィルタ手段(14)の出力に基づき送信側で送信した信号点を判定する判定手段(16)と;

判定された信号点と受信信号点との差に対応した判定エラーを出力する手段(18)と;
を備えたデータモデムに於いて、

前記予測フィルタ手段(14)は、

受信点入力を必要シンボル数分遅延させ正規化したのちに所定周波数 f_c により変調する第1の変調手段(20)と;

前記判定エラーを正規化した後に前記周波数 f_c により変調する第2の変調手段(22)と;

予測フィルタ出力を前記周波数 f_c により復調して元に戻す復調手段(24)とを備え、

該予測フィルタ手段(14)の周波数動作領域を変調周波数 f_c 分シフトさせたことを特徴とするキャリア位相制御方式

3. 発明の詳細な説明

【概要】

自動等化後に位相エラー及び周波数オフセットを除去する二次系CAPCとして知られたデータモデムのキャリア位相制御方式に関し、

予測フィルタの低周波ジッタの追従力向上によるS/N特性の改善を目的とし、

位相ジッタ除去用の予測フィルタの周波数動作

領域を高い周波数領域にシフトするように構成する。

[産業上の利用分野]

本発明は、自動等化後に位相エラー及び周波数オフセットを除去する二次系CAPCとして知られたデータモデムのキャリア位相制御方式に関する。

電話回線を使用したデータ伝送装置に使用される受信側のデータモデムにあっては、自動等化器で符号間干渉を除去し、またキャリア自動位相制御回路で位相エラー及び周波数オフセットを除去し、更に予測フィルタにより位相ジッタを除去している。

ここでキャリア自動位相制御回路は、判定回路による判定点と実際の受信点との誤差で与えられる判定エラーから回線劣化要因として存在する周波数オフセット成分を演算して自動等化器の出力から除去するものであり、周波数オフセットの除去と同時に位相エラー及び低周波位相ジッタも除

を除去する。

即ち、passband BQLにおいては復調機能も兼ねるキャリア自動位相制御回路12には、硬判定回路26による硬判定点と受信点との位相差で与えられる硬判定エラーが入力され、この硬判定エラーに基づいて等化器出力に含まれる周波数オフセット及び位相エラー成分を計算し、この計算結果を等化器出力に乗算することで周波数オフセット及び位相エラー成分を除去する。

このようなキャリア自動位相制御回路12は、硬判定回路26の判定出力から得られた硬判定エラーを使用していることから、硬判定エラーフィードバック方式として知られている。

キャリア自動位相制御回路12に続いては予測フィルタ回路14が設けられ、予測フィルタ回路14は内蔵した予測フィルタにより位相ジッタ成分を予測してCAPC出力から除去する。

このように符号間干渉、周波数オフセット及び位相エラー、更に位相ジッタの各回線劣化要因が除去された受信点情報は最終的に軟判定回路又は

去することができる。

このキャリア自動制御回路による周波数オフセット及び位相エラーのキャンセルによるS/N特性は、受信点から正しい信号点を判定している判定回路の精度に依存しており、より正確な判定結果が得られるほどキャリア自動位相制御によるS/N特性の改善効果は大きい。

[従来の技術]

第3図は従来の受信側モデム構成図である。

第3図において、10は自動等化器(AEQ)であり、伝送回線の受信信号から復調された複素平面上の信号点の座標データ(ベクトルデータ)又はpassband信号が入力され、回線の劣化要因である符号間干渉成分を除去した等化出力が得られる。

12はキャリア自動位相制御回路(CAPC)であり、自動等化器10に続いて設けられることから二次系CAPC回路と呼ばれており、等化器出力に含まれる周波数オフセット及び位相エラー

硬判定回路16に与えられ、軟判定の場合には送信側のトレリス符号化により付加された冗長1ビットを利用した復号、即ち、ビタビ復号により最も尤もらしい信号点を判定する。また硬判定の場合にはダイレクトにテーブルを使用して判定する。

この軟判定回路又は硬判定回路16の判定点と入力受信点との誤差で与えられる軟判定エラー又は硬判定エラーは予測フィルタ回路14に正規化出力として帰還され、予測フィルタ回路14の最適化制御を行なっている。

[発明が解決しようとする課題]

このような従来の硬判定エラーのフィードバックによるキャリア自動位相制御回路12の制御にあっては、ループ内遅延量を零とできる硬判定回路26を使用していることから高い追従性を得られる点では望ましい。

しかし、高い追従性を得れば得るほど、CAPC回路の雑音帯域は広がり、S/N特性も劣化す

るという問題があった。

従って、追従力を低下させS/N特性を向上させることが望ましいが、この場合には後段の予測フィルタに負荷がかかり、望ましくない。このため上記S/N特性の最適化はトレードオフの問題であった。

本発明は、このような従来の問題点に鑑みてなされたもので、周波数オフセット及び位相エラーのキャンセル機能を向上してS/N特性を改善するキャリア位相制御方式を提供すること及び予測フィルタの低周波ジッタに対する追従力を向上させトータルとしてのS/N特性を向上させることを目的とする。

【課題を解決するための手段】

第1図は本発明の原理説明図である。

まず本発明は、伝送回線の受信信号から復調された複素平面上の信号点情報またはparallel信号から符号間干渉成分を除去する自動等化手段10と；該自動等化手段10の等化出力に含まれる位

相制御手段12の時定数を大きくする必要があるが、キャリア自動位相制御手段12の時定数を大きくしたことに伴いモデム全体の低周波ジッタに対する追従性が低下するため、予測フィルタ手段14に対する受信点入力及び軟判定エラー又は硬判定エラーを正規化した後の入力の各々につき所定周波数 f_c で周波数変調する変調手段20、22を設けると共に、フィルタ出力を周波数 f_c により復調して元に戻す復調手段24を設け、これにより予測フィルタ手段14の周波数動作領域を変調周波数 f_c にシフトさせて低周波ジッタに対しても追従可能とする。

【作用】

このような構成を備えた本発明のデータモデムにあっては、キャリアCAPCの動作を安定させるために時定数を大きくしているため、低周波ジッタ（低速ジッタ）に対する追従性が低下する。この低周波ジッタは次段の予測フィルタ回路で除去するようになるが、予測フィルタ回路はタップ

相エラー及び周波数オフセット成分を除去するキャリア自動位相制御手段12と；該キャリア自動位相制御手段12の出力に含まれる位相ジッタ成分を除去する予測フィルタ手段14と；該予測フィルタ手段14の出力に基づき軟判定の場合には送信側で付加した冗長度を利用して最も尤もらしい複素平面上の信号点を判定し、また硬判定の場合には直接判定して受信信号点の誤りを訂正する軟判定手段又は硬判定手段16と；判定された信号点と受信信号点との差に対応した判定エラーを出力する手段28と；を備えたデータモデムを対象とする。

このようなデータモデムについて本発明のキャリア位相制御方式にあっては、軟判定手段又は硬判定手段16の判定点出力と遅延手段（硬判定の場合には遅延量ゼロ）18を介して得られた受信信号点との差で与えられる軟判定又は硬判定エラーを前記予測フィルタ14にフィードバックして制御するようにしたものである。

S/N特性を向上させるためにはキャリア始動

数が有限であるために低い周波数に対する追従力が極めて弱い。しかし、本発明にあっては、予測フィルタの動作周波数領域を周波数シフトにより高い領域としているため、低周波ジッタに対する追従も可能となり、この結果、位相ジッタについても十分なキャンセル機能を保証してS/N特性を向上できる。

【実施例】

第2図は本発明の一実施例を示した実施例構成図である。

第2図において、10は自動等化器(AEQ)であり、伝送回線の受信信号から復調された受信点の座標データ、即ち受信点ベクトルデータ又はparallel信号が入力され、この入力ベクトルデータに含まれる回線劣化要因としての符号間干渉成分を等化補正した等化出力を生ずる。

自動等化器10に続いては、キャリア位相制御部100が設けられる。キャリア位相制御部100内にはキャリア自動位相制御回路12が設けら

れ、キャリア自動位相制御回路12は、自動等化器10の等化出力に含まれる周波数オフセット及び位相エラー成分を計算して乗算器15に与えて等化出力から除去する。このキャリア位相制御部100については、例えば特公昭55-33203号又はUSP4,087,101号明細書図面にて公知してある。また、キャリア自動位相制御回路12は自動等化器10に続いて設けられることから2次系C A P C回路として知られている。

キャリア位相制御部100に続いては位相ジッタ除去部200が設けられ、キャリア位相制御部100で除去しきれなかった位相ジッタ成分を除去する。

位相ジッタ除去部200に続いては判定部300が設けられる。判定部300内には軟判定回路又は硬判定回路16が設けられ、軟判定回路又は硬判定回路16は位相ジッタ除去部200の出力に基づき、軟判定の場合には送信側で付加した冗長度を利用して最も尤もらしい複素平面上の信号点を判定して受信信号点の誤りを訂正する。即ち、

送信側のデータモデムに設けたトレリス符号回路により誤り制御のために冗長1ビットが付加されていることから、軟判定回路16においてトレリス符号化により付加された冗長1ビットを利用したビタビ復号により最も尤もらしい信号点を判定する。一方、硬判定の場合はテーブルを使用して直接判定を行なう。

軟判定回路又は硬判定回路16による受信判定点は後段に設けられた座標/ビット列変換回路(図示せず)に与えられ、信号点に対応したビット列に変換される。

更に、軟判定回路又は硬判定回路16の判定出力は加算器28に与えられ、加算器28の他方に対しては軟判定回路又は硬判定回路16に対する入力が遅延回路18を介して与えられており、加算器28で判定点と遅延回路18を介して得られた受信点との差、即ち軟判定又は硬判定エラーを取り出すようにしている。

加算器28から得られた軟判定又は硬判定エラーは、位相ジッタ除去部200に帰還されて、後

の説明で明らかにする予測フィルタの最適化に使用される。

S/N特性を向上させるためにはキャリア自動位相制御回路12の雑音帯域をせばめる必要があり、このためキャリア自動位相制御回路12の時定数を大きくする。この結果、キャリア自動位相制御回路12による低速ジッタ(低周波ジッタ)に対する追従力が低下し、キャリア位相制御部100においては低周波ジッタを十分に除去することができなくなる。

従って、キャリア位相制御部100で十分に除去できなかった低周波ジッタについては次段の位相ジッタ除去部200で除去するようになるが、位相ジッタ除去部200に設けている予測フィルタ14-1、14-2のそれぞれは、タップ数が有限であるために低周波に対する追従力が極めて弱い。従って、位相ジッタ除去部200の予測フィルタ14-1、14-2をそのまま動作させても低周波ジッタに追従できないために位相ジッタを十分に除去することができなくなる。

そこで本発明にあっては、位相ジッタ除去部200に設けた予測フィルタ14-1、14-2の動作周波数領域を高い周波数領域にシフトさせて動作させることにより低周波ジッタに対する追従を可能としている。

そこで、位相ジッタ除去部200を詳細に説明すると、次のようになる。

まず、自動等化器10及びキャリア位相制御部100で符号間干渉、周波数オフセット及び位相エラーが除去された受信点データ、即ち受信点ベクトルデータは、遅延回路30を介して取り込まれ、乗算器32でNOR(正規化信号)を乗算した後、 $\cos(\pi f_c t)$ 成分のみ抽出されてヒルベルトフィルタ34-1、34-2によりベクトル成分、即ち入力ベクトルデータに基づく複素平面上の実数軸の座標値Rと虚数軸の座標値Iが作成される。ヒルベルトフィルタ34-1、34-2で作成されたベクトル成分R、Iは変調回路20で周波数 f_c による周波数変調を受けた後、即ち周波数を右シフトする $+f_c$ への周波数移動を受けた後、予

測フィルタ14-1, 14-2のそれぞれに入力される。予測フィルタ14-1, 14-2のそれぞれにおいて算出された位相ジッタ成分を示すベクトル成分 R, I は、出力段に設けた復調回路24に与えられ、復調回路24で周波数 f_c による復調を受けて元の周波数に戻された後、 $\theta \rightarrow \sin \theta, \cos \theta$ 変換回路35で再度ベクトルデータに変換されて乗算器36に与えられ、乗算器36においてキャリア位相制御部100の出力に含まれる位相ジッタ成分を除去する。

更に、判定部300に設けた加算器28からの軟判定又は硬判定エラーは、乗算器38による NOR (正規化データ)により正規化された後、ヒルベルトフィルタ40-1, 40-2によりベクトル成分 R, I に変換され、この正規化されたベクトル成分としてのエラー信号は変調回路22に与えられ、変調回路20と同様、周波数 f_c により周波数変調された後、予測フィルタ14-1, 14-2を最適化するためのエラー信号として与えられる。

以上説明してきたように本発明によれば、 S/N 特性改善のためキャリア自動位相制御回路の時定数を大きくすることにより低周波ジッタが除去しきれなくても、次段に位置する予測フィルタを用いた位相ジッタ除去部について予測フィルタの周波数動作領域をシフトさせて動作させることにより、本来低周波に対する追従力が極めて弱い予測フィルタであっても低周波ジッタに対する追従を可能とすることができ、軟判定又は硬判定エラーのフィードバックによるキャリア位相制御で残された低周波ジッタについても予測フィルタを有効に使用して抑圧除去することができる。

4. 図面の簡単な説明

第1図は本発明の原理説明図；
第2図は本発明の実施例構成図；
第3図は従来方式の構成図である。

図中、

10：自動等化手段(AEQ)

このような予測フィルタ14-1, 14-2の入出力端に設けた変調回路20, 22及び復調回路24により予測フィルタ14-1, 14-2の動作周波数領域は変調周波数 f_c 分だけシフトされた高い周波数動作領域となり、この動作領域の周波数シフトにより低周波に対する追従力が極めて弱い予測フィルタ14-1, 14-2であっても低周波ジッタに対する十分な追従が可能となり、キャリア位相制御部100で抑圧除去しきれなかった低周波ジッタについても位相ジッタ除去部200に設けた予測フィルタ14-1, 14-2により正確に予測して、乗算器36において除去することができる。

尚、第2図に示す自動等化器10, キャリア位相制御部100, 位相ジッタ除去部200, 判定部300のそれぞれは、デジタルシグナルプロセッサ(DSP)により実現されることは勿論である。

[発明の効果]

12：キャリア自動位相制御手段

(回路, CAPC)

14：予測フィルタ手段

14-1, 14-2：予測フィルタ

15, 25, 32, 36, 38：乗算器

16：軟判定又は硬判定手段(回路)

18：遅延手段(回路)

20, 22：変調手段(回路)

24：復調手段(回路)

28：加算器

30：遅延回路

34-1, 34-2, 40-1, 40-2：ヒルベルトフィルタ

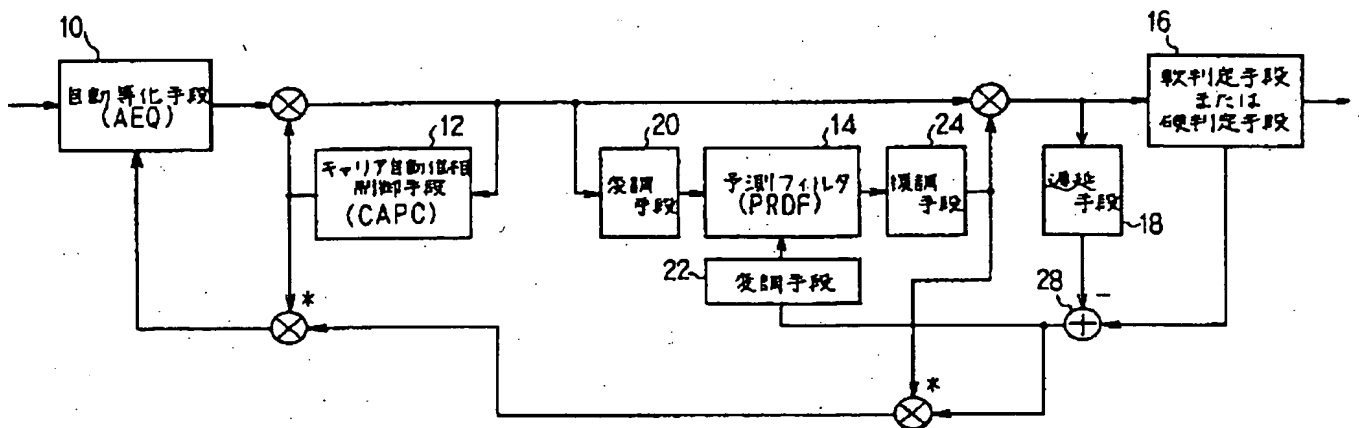
35： $\theta \rightarrow \sin \theta, \cos \theta$ 変換回路

特許出願人 富士通株式会社

代理人 弁理士 井 析 貞 一

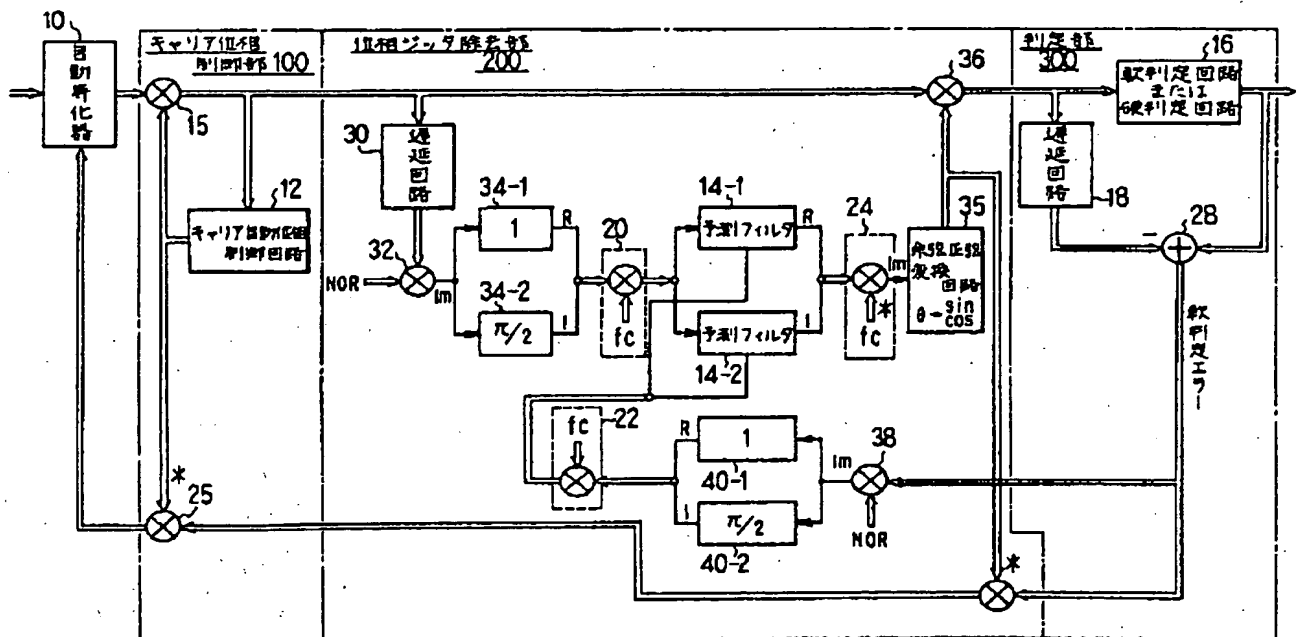


(2名)



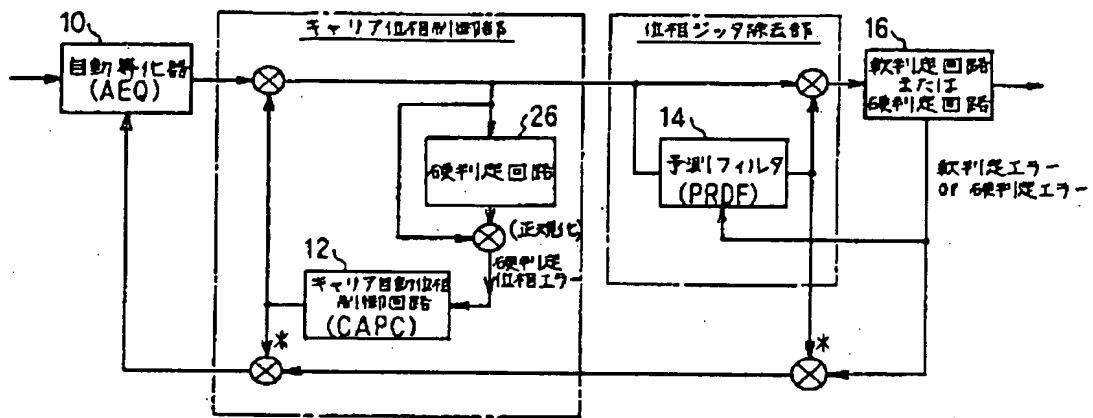
本発明の原理説明図

第 1 図



本発明の実施例構成図

第 2 図



従来方式の構成図

第 3 図